

明細書

積層コンデンサおよびその製造方法

技術分野

[0001] この発明は、積層コンデンサおよびその製造方法に関するもので、特に、積層コンデンサに備える内部電極の構造についての改良に関するものである。

背景技術

[0002] コンデンサの等価回路は、コンデンサの容量をC、等価直列インダクタンス(ESL)をL、等価直列抵抗(ESR)をRとしたとき、CLRが直列に接続された回路で表される。

[0003] この等価回路では、共振周波数(f_0)は、 $f_0 = 1 / [2\pi \times (L \times C)^{1/2}]$ となり、この共振周波数より高い周波数域においては、コンデンサとして機能しなくなる。言い換えると、LすなわちESLの値を小さくすれば、共振周波数を高くすることができ、より高い周波数域までコンデンサとして機能させることができるとなる。

[0004] たとえば、ワークステーションやパーソナルコンピュータ等のMPU(マイクロプロセッsingユニット)のチップに電源を供給する電源回路においてMHzやGHz領域で使用されるデカップリングコンデンサには、より低ESL化されたコンデンサが求められている。このような用途に適した低ESL化コンデンサとして、たとえば、図12に示すような多端子コンデンサ1が知られている(たとえば、特許文献1参照)。

[0005] 図12は、多端子コンデンサ1を図解的に示す平面図である。

[0006] 多端子コンデンサ1は、直方体状のコンデンサ本体2を備え、コンデンサ本体2の側面3上には、互いに極性が異なる第1および第2の外部端子電極4および5が交互に配置されている。図12において、第1および第2の外部端子電極4および5間での明瞭な区別を可能とするため、第1の外部端子電極は、黒塗りの矩形で図示され、第2の外部端子電極5は、白抜きの矩形で図示されている。

[0007] コンデンサ本体2の内部には、静電容量を形成するように互いに対向する少なくとも1組の第1および第2の内部電極(図示せず。)が設けられている。上述の第1の外部端子電極4は第1の内部電極に電気的に接続され、第2の外部端子電極5は第2

の内部電極に電気的に接続される。

[0008] このような構成において、たとえば、図12において矢印で示すように、第1の外部端子電極4から第2の外部端子電極5へと電流が流れると、この電流の方向によってその方向が決まる磁束が誘起され、そのため自己インダクタンス成分が生じる。このとき、互いに異なる方向の電流が流れる部分、たとえば破線で示す円6で囲んだ部分では、互いに異なる方向の磁束が存在することになるので、これらが相殺されて、結果的に、磁束が低減されることとなる。そのため、ESLの低減を図ることができる。

[0009] 一方、パソコン用コンピュータ等のMPUのチップに電源を供給する電源回路にあるデカップリングコンデンサは、ノイズ吸収や電源の変動に対する平滑化のために用いられる。

[0010] 図13は、MPUおよび電源部に関する接続構成の一例を図解的に示すブロック図である。

[0011] MPU11は、MPUチップ12およびメモリ13を備える。電源部14は、MPUチップ12に電源を供給するためのもので、電源部14からMPUチップ12に至る回路にデカップリングコンデンサ15が接続されている。

[0012] 上述したデカップリングコンデンサのような用途にたとえば積層セラミックコンデンサを用いる場合、積層セラミックコンデンサの特徴として、数%の容量偏差と温度特性とを有するために、高周波領域での安定した動作が困難であるという問題に遭遇する。そこで、容量値の異なる複数の積層セラミックコンデンサを並列に接続することにより、広い周波数帯域で必要なインピーダンスを得ることが行なわれている。

[0013] ところが、積層セラミックコンデンサはQが高いために、インピーダンス特性が急峻であり、したがって、複数の積層セラミックコンデンサのインピーダンス特性が複合された部分で山が大きくなる傾向がある。これらのことを、図14を参照して、より具体的に説明する。

[0014] 図14は、容量値の異なる複数のセラミックコンデンサを並列に接続した場合のインピーダンス特性を示している。ここで、(a)は、容量値が $0.1 \mu F$ の積層セラミックコンデンサと容量値が $1 \mu F$ の積層セラミックコンデンサと容量値が $10 \mu F$ の積層セラミックコンデンサとのそれぞれのインピーダンス特性を個別に示している。そして(b)は、

これら3つの積層セラミックコンデンサを並列に接続した状態での複合されたインピーダンス特性を示している。

- [0015] 図14(a)に示すように、積層セラミックコンデンサは、それぞれ、急峻なインピーダンス特性を有している。したがって、これらインピーダンス特性が複合された部分では、山が大きくなり、すなわち、インピーダンスが高くなる。その結果、このような周波数帯ではノイズ対策を良好に図ることができないという問題が生じる。
- [0016] この問題を解決すべく、図14(b)において破線で示すように、インピーダンス特性が複合された部分での山谷差を小さくして平坦なインピーダンス特性を得るために、コンデンサに直列に抵抗を接続することが必要となる。すなわち、抵抗を直列接続することによって、Qを低下させて、図14(b)における破線で示すように、インピーダンス特性複合部分の山を低くすることができる。
- [0017] ただし、直列接続される抵抗の抵抗値が大きすぎると、平坦なインピーダンス特性にはなるものの、谷の部分が高くなり、すなわちインピーダンスが高くなり、必要なノイズ吸収特性を満足させることができなくなる。
- [0018] これらのことから、平坦性を保つつつ、全体としてインピーダンス特性が高くなりすぎないようにするために、百数十～数百mΩのような微小な抵抗値を与え得る抵抗が必要である。
- [0019] しかしながら、このような微小な抵抗値を与え得る抵抗を、コンデンサとは別部品としての取り付けるのが困難であり、また、部品点数の増加等の問題を引き起こすため、コンデンサ自体の抵抗、すなわちESRを上げることが考えられている。
- [0020] 積層セラミックコンデンサのESRを上げるには、内部電極の抵抗を上げればよいため、(1)内部電極に抵抗率の高い金属を用いる、(2)内部電極の積層枚数を減らす、(3)内部電極の被覆率を下げる等の方法が考えられる。しかしながら、これらの方法を採用した場合には、容量等の特性も大きく変化することになるため、これらの方法だけで百数十～数百mΩの抵抗値を得ようとするには限界がある。
- [0021] 他方、一般的な構造の積層セラミックコンデンサにおいて、内部電極の引出し部を幅狭にしてESRを高くすることが知られている(たとえば、特許文献2参照)。
- [0022] 上述した特許文献2に記載のように、内部電極の引出し部を幅狭にしてESRを高く

することは、別部品としての抵抗が不要であり、また、容量等の特性に大きく影響を及ぼすことがないため、優れた高ESR化手段として評価できる。

[0023] しかしながら、このような高ESR化手段を、特許文献1に記載のような多端子コンデンサに適用しようとする場合、多端子コンデンサにおける内部電極の引出し部は元々細いため、これをさらに幅狭にすると、焼成工程において電極切れが生じることがある。このことから、特に多端子コンデンサの場合には、内部電極の引出し部に幅狭部を設け、この幅狭部の幅方向寸法を狭くすることには限界があり、したがって、たとえば百数十～数百mΩの抵抗値を得ようとするることは困難である。

特許文献1:特開平11-144996号公報(図1、図18)

特許文献2:実公昭63-36677号公報

発明の開示

発明が解決しようとする課題

[0024] そこで、この発明の目的は、上述のような問題を解決し得る、高ESR化手段を備える積層コンデンサおよびその製造方法を提供しようすることである。

課題を解決するための手段

[0025] この発明は、互いに対向する2つの主面およびこれら主面間を連結する4つの側面を有する直方体状をなす積層構造を有するものであって、各々が主面の延びる方向に延びかつ積層された複数の誘電体層、および誘電体層間の特定の界面に沿って配置されかつ静電容量を形成するよう互いに対向する少なくとも1組の第1および第2の内部電極を有する、コンデンサ本体と、第1および第2の内部電極にそれぞれ電気的に接続されるように、コンデンサ本体の外表面上に形成される、第1および第2の外部端子電極とを備える、積層コンデンサに向けられる。

[0026] この積層コンデンサにおいて、第1および第2の内部電極の各々は、静電容量を形成するように機能する容量形成部、対応の外部端子電極に接続される部分となる端子接続部、および容量形成部と端子接続部とを連結する引出し部とを備えている。そして、前述した技術的課題を解決するため、内部電極の少なくとも1つについての引出し部は、その厚み方向に湾曲していることを特徴としている。

[0027] この発明に係る積層コンデンサは、後述する製造方法に由来して、内部電極の端

子接続部に対応して積層方向に重なるように形成されているダミー電極をさらに備えることが好ましい。

- [0028] 上述のように厚み方向に湾曲している引出し部は、その幅が容量形成部および端子接続部の各幅より狭いことが好ましい。
- [0029] また、厚み方向に湾曲している引出し部は、その厚みが容量形成部および端子接続部の各厚みより薄いことが好ましい。
- [0030] この発明に係る積層コンデンサにおいて、少なくとも1組の内部電極は、実装面に向くコンデンサ本体の正面側に片寄って位置していることが好ましい。
- [0031] この発明は、特に、多端子コンデンサ、すなわち、第1および第2の外部端子電極がコンデンサ本体の特定の側面に沿って交互に配置されている積層コンデンサにおいて有利に適用される。
- [0032] この発明は、また、上述したような積層コンデンサ、すなわち、互いに対向する2つの正面およびこれら正面間を連結する4つの側面を有する直方体状をなす積層構造を有するものであって、各々が正面の延びる方向に延びかつ積層された複数の誘電体層、および誘電体層間の特定の界面に沿って配置されかつ静電容量を形成するよう互いに対向する少なくとも1組の第1および第2の内部電極を有する、コンデンサ本体と、第1および第2の内部電極にそれぞれ電気的に接続されるように、コンデンサ本体の外表面上に形成される、第1および第2の外部端子電極とを備え、第1および第2の内部電極の各々が、静電容量を形成するように機能する容量形成部、対応の外部端子電極に接続される部分となる端子接続部、および容量形成部と端子接続部とを連結する引出し部とを備え、内部電極の少なくとも1つについての引出し部が、その厚み方向に湾曲している、そのような積層コンデンサを製造する方法にも向けられる。
- [0033] この発明に係る積層コンデンサの製造方法は、誘電体層となる複数のセラミックグリーンシートを用意する工程と、セラミックグリーンシート上に、内部電極を形成する工程と、セラミックグリーンシート上に、内部電極の端子接続部に重なるようにダミー電極を形成する工程と、コンデンサ本体の生の状態のものを得るため、複数のセラミックグリーンシートを積層しかつプレスする工程と、生の状態のコンデンサ本体を焼成す

る工程とを備えている。

[0034] そして、セラミックグリーンシートを積層しつつプレスする工程は、内部電極の容量形成部間および端子接続部とダミー電極との間に位置するセラミックグリーンシートの一部を内部電極の引出し部が位置する側へと流動させるようにプレスし、それによって、引出し部を厚み方向に湾曲させる工程を含むことを特徴としている。

[0035] この発明に係る積層コンデンサの製造方法において、ダミー電極を形成する工程は、内部電極が形成されないセラミックグリーンシート上にダミー電極を形成する工程を備えることが好ましい。この場合、セラミックグリーンシートを積層しつつプレスする工程は、ダミー電極が形成されているが内部電極が形成されていないセラミックグリーンシートを積層しつつ予備的にプレスすることによって、セラミックグリーンシートの一部の流動を生じさせ、これに伴って、ダミー電極の内側端縁を積層進行方向へ湾曲させる工程と、次いで、内部電極が形成されているセラミックグリーンシートを積層しつつ予備的にプレスすることによって、ダミー電極の内側端縁の湾曲に沿うように、引出し部を厚み方向に湾曲させる工程とを備えることが好ましい。

[0036] 上述の好ましい実施態様において、ダミー電極を形成する工程は、内部電極が形成されるセラミックグリーンシート上にダミー電極を形成する工程をさらに備えることが好ましい。

発明の効果

[0037] この発明に係る積層コンデンサによれば、内部電極の少なくとも1つについての引出し部は、その厚み方向に湾曲しているので、引出し部の実効長さを長くすることができる。したがって、引出し部の幅をそれほど狭くすることなく、それゆえ電極切れ等の問題を回避しながら、百数十～数百mΩのような微小な抵抗値をもって高ESR化を図ることができる。

[0038] したがって、この発明に係る積層コンデンサは、平坦なインピーダンス特性を与えるように寄与し、たとえば、MPUにおいて、ノイズ吸収や電源の変動に対する平滑化のためのデカップリングコンデンサとして有利に用いることができる。

[0039] 内部電極の端子接続部に対応して積層方向に重なるように形成されているダミー電極をさらに備えていると、内部電極と外部端子電極との間の接合の信頼性を高め

ることができる。

- [0040] 厚み方向に湾曲している引出し部の幅が、容量形成部および端子接続部の各幅より狭くされたり、厚み方向に湾曲している引出し部の厚みが、容量形成部および端子接続部の各厚みより薄くされたりすると、高ESR化をより容易に達成することができる。
- [0041] 少なくとも1組の内部電極が、実装面に向くコンデンサ本体の主面側に片寄って位置していると、第1および第2の外部端子電極間で形成される最小電流ループを小さくし、低ESL化に寄与させることができる。また、実装面との間に形成される浮遊容量を小さくし、高周波域での副次共振の発生を防ぐことができる。
- [0042] 第1および第2の外部端子電極が、コンデンサ本体の特定の側面に沿って交互に配置されている、多端子コンデンサの場合には、引出し部および端子接続部の幅が元々狭いため、これをさらに狭くすることには限界がある。そのため、この発明のように、引出し部を厚み方向に湾曲させて高ESR化を図るようにすることは、電極切れ等を回避できる有効な手段であると評価できる。
- [0043] この発明に係る積層コンデンサの製造方法によれば、ダミー電極を形成することによって、積層されたセラミックグリーンシートのプレス時において、セラミックグリーンシートの一部を流動させ、それによって、引出し部を厚み方向に湾曲させるようにしているので、引出し部を湾曲させるための特別な工程を必要とせず、前述したようなこの発明に係る積層コンデンサを能率的に製造することができる。
- [0044] この発明に係る積層コンデンサの製造方法において、内部電極が形成されないセラミックグリーンシート上にダミー電極を形成しておき、ダミー電極が形成されているが内部電極が形成されていないセラミックグリーンシートを積層しつつ予備的にプレスすることによって、ダミー電極の内側端縁を積層進行方向へ湾曲させ、次いで、内部電極が形成されているセラミックグリーンシートを積層しつつ予備的にプレスすることによって、ダミー電極の内側端縁の湾曲に沿うように、引出し部を厚み方向に湾曲させるようにすれば、引出し部において、湾曲を確実に得ることができる。
- [0045] 上述の場合において、内部電極が形成されるセラミックグリーンシート上にもダミー電極を形成しておけば、プレス工程でのセラミックグリーンシートの流動がより多く生

じるようになり、その結果、引出し部をより湾曲させることが可能になる。

図面の簡単な説明

[0046] [図1]図1は、この発明の第1の実施形態による多端子コンデンサ21の外観を示す平面図である。

[図2]図2は、図1に示した多端子コンデンサ21の内部構造を示す平面図であり、(a)～(d)は、それぞれ、互いに異なる断面をもって示している。

[図3]図3は、図2(b)に示した第1の内部電極30の一部を拡大して示す平面図である。

[図4]図4は、図1に示した多端子コンデンサ21の内部構造の一部を特定の断面をもって拡大して示す正面図である。

[図5]図5は、図1に示した多端子コンデンサ21を製造するため、セラミックグリーンシートを積層しあつプレスする工程を実施している途中の状態を示す断面図である。

[図6]図6は、この発明の第2の実施形態を説明するための図2(b)および(c)に対応する図である。

[図7]図7は、図6に示した第2の実施形態を説明するための図4に対応する図である。

[図8]図8は、内部電極の配置に関する第1の実施形態を説明するため、積層コンデンサ61を断面で示す正面図である。

[図9]図9は、内部電極の配置に関する第2の実施形態を説明するため、積層コンデンサ62を断面で示す正面図である。

[図10]図10は、内部電極の配置に関する第3の実施形態を説明するため、積層コンデンサ63を断面で示す正面図である。

[図11]図11は、内部電極の配置に関する第4の実施形態を説明するため、積層コンデンサ64を断面で示す正面図である。

[図12]図12は、この発明にとって興味ある多端子コンデンサ1を図解的に示す平面図である。

[図13]図13は、図12に示した多端子コンデンサ1の代表的な用途となるデカップリングコンデンサ15を備えるMPUおよび電源部に関する接続構成の一例を図解的に示す

すブロック図である。

[図14]図14は、容量値の異なる複数のセラミックコンデンサを並列に接続した場合のインピーダンス特性を示すもので、(a)は複数のセラミックコンデンサのインピーダンス特性をそれぞれ個々に示し、(b)は、複数のセラミックコンデンサを並列に接続した状態での複合されたインピーダンス特性を示す。

符号の説明

[0047] 21, 52 多端子コンデンサ(積層コンデンサ)
22, 23 主面
24~27 側面
28 コンデンサ本体
29 誘電体層
30, 31 内部電極
32, 33 外部端子電極
34, 37 容量形成部
35, 38 端子接続部
36, 39 引出し部
41, 42, 53 ダミー電極
43~45, 54 セラミックグリーンシートの流動を示す矢印
46, 47 プレス金型
48, 49, 51 セラミックグリーンシート
61~64 積層コンデンサ
65 実装面

発明を実施するための最良の形態

[0048] 以下に、積層コンデンサの一例としての多端子コンデンサについて、好ましい実施形態の説明を行なう。

[0049] 図1ないし図5は、この発明の第1の実施形態を説明するためのものである。ここで、図1は、多端子コンデンサ21の外観を示す平面図である。図2は、多端子コンデンサ21の内部構造を示す平面図であり、(a)~(d)の各々は、互いに異なる断面をもつて

示している。

- [0050] 多端子コンデンサ21は、図1にその外観を示すように、互いに対向する2つの主面22および23ならびにこれら主面22および23間を連結する4つの側面24、25、26および27を有する直方体状のコンデンサ本体28を備えている。
- [0051] コンデンサ本体28は、積層構造を有していて、主面22および23の延びる方向に延びかつ積層された複数の誘電体層29、ならびに誘電体層29間の特定の界面に沿って配置されかつ静電容量を形成するように互いに対向する少なくとも1組の第1および第2の内部電極30および31を備えている。誘電体層29は、たとえばセラミック誘電体から構成される。
- [0052] 図2において、第1の内部電極30が通る断面が(b)に示され、第2の内部電極31が通る断面が(c)に示されている。
- [0053] また、図1および図2に示すように、コンデンサ本体28の外表面上には、より具体的には、互いに対向する側面24および26の各々上から主面22および23の各一部上にまで延びるように、第1および第2の外部端子電極32および33が形成されている。より特定的には、側面24に沿って、2組の第1および第2の外部端子電極32および33が交互に配置され、側面26に沿って、2組の第1および第2の外部端子電極32および33が交互に配置されている。
- [0054] 第1および第2の外部端子電極32および33は、それぞれ、第1および第2の内部電極30および31に電気的に接続されるものである。この電気的接続構造の詳細について、以下に説明する。
- [0055] 第1の内部電極30は、図2(b)に示すように、静電容量を形成するように機能する容量形成部34、第1の外部端子電極32に接続される部分となる端子接続部35、および容量形成部34と端子接続部35とを連結する引出し部36を備えている。図3には、第1の内部電極30の一部、すなわち端子接続部35および引出し部36が拡大されて示されている。
- [0056] 第2の内部電極31は、図2(c)に示すように、第1の内部電極30の容量形成部34に対向して静電容量を形成するように機能する容量形成部37、第2の外部端子電極33に接続される部分となる端子接続部38、および容量形成部37と端子接続部38と

を連結する引出し部39を備えている。

[0057] 上述した引出し部36および39は、それぞれ、その幅が容量形成部34および37ならびに端子接続部35および38の各幅より狭い。また、引出し部36および39は、その厚み方向に湾曲している。図4において、第1の内部電極30についての引出し部36の湾曲状態が図示されている。図4は、多端子コンデンサ21の内部構造の一部を特定の断面をもって拡大して示す正面図である。なお、図4において、第1の内部電極30での引出し部36となる部分は、両方向矢印で示した範囲40に位置している。

[0058] また、多端子コンデンサ21は、内部電極30および31の端子接続部35および38の各々に対応して積層方向に重なるように形成されているダミー電極41および42を備えている。この実施形態では、ダミー電極41および42は、内部電極30および31の引出し部36および39の長手方向中間部に対向する位置にまで届くように形成されている。

[0059] ダミー電極41は、図2および図4に示されていて、内部電極30および31が配置された領域より上方であって内部電極が形成されない誘電体層29間の界面に沿って形成される。他方、ダミー電極42は、図2(d)および図4に示されていて、内部電極30および31が配置された領域より下方であって内部電極が形成されない誘電体層29間の界面に沿って形成される。

[0060] 次に、上述した多端子コンデンサ21を製造する方法について説明する。

[0061] まず、誘電体層29となる複数のセラミックグリーンシートが用意される。

[0062] 次に、特定のセラミックグリーンシート上に、図2(a)に示すようなダミー電極41が形成され、別のセラミックグリーンシート上に、図2(b)に示すような第1の内部電極30が形成され、さらに別のセラミックグリーンシート上に、図2(c)に示すような第2の内部電極31が形成され、さらに別のセラミックグリーンシート上に、図2(d)に示すようなダミー電極42が形成される。これらダミー電極41および42ならびに内部電極30および31は、導電性ペーストを印刷することによって形成される。

[0063] 次に、コンデンサ本体28の生の状態のものを得るために、複数のセラミックグリーンシートが所定の順序で積層されかつ積層方向にプレスされる。そして、その後、必要に応じて、カット工程が実施される。

[0064] 図4は、セラミックグリーンシートが焼結して誘電体層29となった焼成工程後の状態を図示するものであるが、図4には、誘電体層29に対応のセラミックグリーンシートにおいて生じた流動の様子が矢印で示されている。

[0065] 前述したように積層されたセラミックグリーンシートをプレスする工程において、内部電極30および31ならびにダミー電極41および42の各々が有する厚みのために、セラミックグリーンシートの一部は、これら内部電極30および31ならびにダミー電極41および42と重なり合っている部分から重なり合っていない部分へと流動する。

[0066] より具体的には、まず、内部電極30および31の容量形成部34および37間に位置するセラミックグリーンシートの一部が、矢印43で示すように、内部電極30および31の引出し部36および39が位置する側へと流動する。また、内部電極30および31の端子接続部35および38とダミー電極41および42との間に位置するセラミックグリーンシートの一部が、矢印44および45で示すように、内部電極30および31の引出し部36および39が位置する側へと流動する。そして、これらの流動は、前述したように、引出し部36および39を厚み方向に湾曲させるように作用する。

[0067] 上述した引出し部36および39の湾曲をより確実に生じさせるためには、次のような方法を採用することが好ましい。

[0068] 図5には、セラミックグリーンシートを積層しつつプレスする工程を実施している途中の状態が示されている。図5において、上プレス金型46および下プレス金型47の各一部が示されている。

[0069] 図5に示すように、まず、内部電極もダミー電極も形成されていないいくつかのセラミックグリーンシート48が積層され、次いで、ダミー電極42が形成されたいくつかのセラミックグリーンシート49が積層される。そして、この段階で、上プレス金型46を下プレス金型47に向かって近接させることにより、セラミックグリーンシート48および49が予備的にプレスされる。

[0070] ここで、ダミー電極42の厚みによる段差がもたらされているが、上述のプレスに応じて、セラミックグリーンシート48および49の一部が、矢印50で示すように、段差を埋める方向に流動し、その結果、ダミー電極42の内側端縁が積層進行方向へ湾曲する。なお、上述した矢印50は、図4に示した矢印45に対応している。

[0071] 次いで、内部電極31が形成されているセラミックグリーンシート51と内部電極30が形成されているセラミックグリーンシート51とが交互に積層され、上プレス金型46および下プレス金型47によって予備的にプレスされる。このプレスによって、内部電極30および31の引出し部36および39は、前述したダミー電極42の内側端縁の湾曲に沿うように、厚み方向に湾曲される。図4に示した第1の内部電極30における引出し部36の湾曲は、このような処理の結果得られたものである。

[0072] その後、内部電極30または31が形成されているセラミックグリーンシート50をさらに積層しつつプレスする工程、ならびにダミー電極41が形成されているセラミックグリーンシートを積層しつつプレスする工程が実施されたとき、内部電極30および31の容量形勢部34および37の各厚みならびにダミー電極41および42の各厚みが重畳されるため、上述した引出し部36および39における湾曲が助長される。

[0073] なお、上述のように、引出し部36および39に対して湾曲が与えられたとき、その厚みは、容量形成部34および37ならびに端子接続部35および38の各厚みより薄くなる。このことも、高ESR化に寄与する。

[0074] 次に、上述のようにして得られた生の状態のコンデンサ本体28が焼成される。これによって、多端子コンデンサ21のためのコンデンサ本体28が得られ、その外表面上に、たとえば導電性ペーストの焼付けによる第1および第2の外部端子電極32および33が形成されたとき、多端子コンデンサ21が完成される。

[0075] 次に、以上説明した実施形態に従って、この発明による効果を確認するために実施した実験例について説明する。

[0076] この実験例では、図1に示すような外観を有する8つの外部端子電極を備え、かつ静電容量が $0.047 \mu F$ となるように設計された、表1に示すような試料1～6の各々に係る多端子コンデンサを作製した。

[0077] [表1]

試料番号	ダミー電極	幅狭の引出し部	引出し部の湾曲	内部電極厚み	
				0.65 μ m	0.85 μ m
1	上下あり	あり	大	150m Ω	135m Ω
2	上下あり	なし	小	100m Ω	75m Ω
3	なし	あり	中	125m Ω	100m Ω
4	なし	なし	微小	90m Ω	65m Ω
5	上のみ	あり	中	130m Ω	110m Ω
6	下のみ	あり	中	135m Ω	125m Ω
7	なし	なし	なし	85m Ω	61m Ω

[0078] コンデンサ本体を得るため、試料1では、セラミックグリーンシート上に、ニッケルを含む導電性ペーストを用いて内部電極およびダミー電極をスクリーン印刷によって形成し、内部電極が形成された6枚のセラミックグリーンシートを積層するとともに、その上下に、ダミー電極が形成されたセラミックグリーンシートを5枚ずつ積層し、さらにその上下に、内部電極もダミー電極も形成されていない複数枚のセラミックグリーンシートを積層し、これらを積層方向にプレスし、焼成することによって、外形寸法が2.0mm×1.25mm×0.55mmのコンデンサ本体を得た。

[0079] 上記試料1に係るコンデンサ本体を得るため、内部電極における端子接続部は、塗布時の寸法において、幅方向寸法を150 μ mとし、引出し部は、同じく塗布時の寸法において、幅方向寸法を80 μ mとしつつ長手方向寸法を100 μ mとした。また、表1の「内部電極厚み」の欄に示すように、内部電極の塗布厚みを0.65 μ mとしたものと0.85 μ mとしたものとの2種類を作製した。

[0080] 以上のような試料1に係るコンデンサ本体と比較して、表1に示すように、試料2は、内部電極において幅狭の引出し部がない点で異なり、試料3は、ダミー電極がない点で異なり、試料4は、ダミー電極がなくかつ内部電極において幅狭の引出し部がない点で異なり、試料5は、ダミー電極が内部電極の積層部分の上のみに存在する点で異なり、試料6は、ダミー電極が内部電極の積層部分の下のみに存在する点で異なり、試料7は、ダミー電極がなくかつ内部電極において幅狭の引出し部がない点で異なっている。また、試料1～6では引出し部が湾曲しているのに対し、試料7では引出し部が湾曲していない。

[0081] また、前述したコンデンサ本体を得るための焼成工程では、酸素濃度調整により、内部電極の蒸発が発生しないまま、内部電極のカバレッジが65%以上になるようにした。

[0082] 次に、各試料に係るコンデンサ本体とバレルメディアと純水とをバレルポットに充填し、遠心流動バレルを用いて、コンデンサ本体の側面において内部電極の端子接続部が確実に露出するように研磨した。

[0083] 次に、内部電極の端子接続部に電気的に接続される外部端子電極を形成するため、コンデンサ本体の側面上の所定箇所に銅を含む導電性ペーストを塗布し、連続焼成炉を用いて、これを焼き付けた。さらに、外部端子電極の表面に、約 $2\mu\text{m}$ の膜厚をもってニッケルめっきを施し、さらにその上に、約 $4\mu\text{m}$ の膜厚をもって錫めっきを施した。

[0084] 以上のようにして得られた各試料に係る多端子コンデンサについて、ESRを測定した。その結果が、表1の「内部電極厚み」の表示の下の欄に示されている。また、各試料に係る多端子コンデンサについて、静電容量を測定した。そして、この静電容量の測定値が、設計値の $0.047\mu\text{F}$ の90%未満の値を示したもの不良とし、この不良の発生率を求めた。その結果が、表2の「内部電極厚み」の表示の下の欄に示されている。

[0085] [表2]

試料番号	内部電極厚み	
	$0.65\mu\text{m}$	$0.85\mu\text{m}$
1	0%	0%
2	0%	0%
3	3.1%	0.6%
4	3.5%	0.5%
5	0%	0%
6	0%	0%

[0086] まず、前の表1からわかるように、目標のESR値が $150\text{m}\Omega$ であるとすれば、この目標値は、試料1の内部電極厚み $0.65\mu\text{m}$ の場合において実現可能である。また、試料1の内部電極厚み $0.85\mu\text{m}$ の場合において、ならびに試料5および6の場合に

おいても、100mΩを超えるESR値を実現することができる。

[0087] また、試料4と試料7とを比較すると、セラミックグリーンシートのプレス時の圧力を強くして引出し部が湾曲するように製造された試料4の方が、試料7に比べてESR値が若干向上している。

[0088] すなわち、試料1～7で比較すると、試料7、4、2、3、5、6、1の順でESR値が高くなっている。これらのこととは、内部電極の引出し部の湾曲度合いについては、試料7、4、2、3、5、6、1の順でより大きく、それゆえ引出し部の実効長さがより長くされていることを意味している。

[0089] そして、試料1、5および6の間で比較すると、試料5、6、1の順でESR値が高くなっている。このことから、ダミー電極については、内部電極積層部分の上のみに形成される場合に比べると、内部電極積層部分の下のみに形成される場合の方が、ESR値をより高めることができ、さらには、ダミー電極が上下双方ともに形成される場合において、ESR値を最も高めることができることがわかる。

[0090] また、表2を参照すれば、ダミー電極が形成されている試料1、2、5および6とダミー電極が形成されていない試料3および4とを比較したとき、ダミー電極が形成されることにより、内部電極と外部電極との間の電気的接合の信頼性が高められ、静電容量が不足するといった不具合を生じさせにくくすることができるようである。

[0091] 図6および図7は、この発明の第2の実施形態を説明するためのものである。ここで、図6は、図2に対応する図であり、より詳細には、図6(a)は図2(b)に対応し、図6(b)は図2(c)に対応している。また、図7は、図4に対応する図である。これら図6および図7において、図2および図4に示した要素に相当する要素には同様の参照符号を付し、重複する説明は省略する。

[0092] 第2の実施形態による多端子コンデンサ52は、内部電極30および31の各々が形成されるセラミックグリーンシート上にもダミー電極53が形成されることを特徴としている。

[0093] この実施形態によれば、図7に示すように、ダミー電極53の各々が有する厚みのために、セラミックグリーンシートについては、矢印54で示す方向への流動がさらに生じる。このように、セラミックグリーンシートの矢印54方向への流動が加わると、内部電

極30および31の引出し部36および39に対する湾曲の度合いをより高めることができる。

[0094] 図8ないし図11は、内部電極の配置に関する種々の実施形態を説明するためのもので、積層コンデンサを断面で示す正面図である。図8ないし図11において、前述のたとえば図1ないし図4に示した要素に相当する要素には同様の参照符号を付し、重複する説明は省略する。なお、図8ないし図11においては、内部電極30および31の引出し部に付与される湾曲については図示を省略している。

[0095] この発明に係る積層コンデンサは、ESRを上げることを1つの目的としているため、通常、内部電極の積層枚数は少ない。そのため、図8に示した積層コンデンサ61のように、内部電極30および31は、コンデンサ本体28の積層方向の中央部に位置されることが多い。その結果、1点鎖線で示した実装面65上に積層コンデンサ61が実装されたとき、第1および第2の外部端子電極32および33間で形成される最小電流ループが比較的大きくなり、そのため、ESLの上昇を招き、また、実装面65との間に形成される浮遊容量が大きくなり、高周波域での副次共振が生じやすくなる。

[0096] 上述のような問題は、図9ないし図11にそれぞれ示した積層コンデンサ62ないし64によって解決される。

[0097] 図9に示した積層コンデンサ62では、内部電極30および31が、すべて、コンデンサ本体28における、実装面65に向く主面23側に片寄って位置している。

[0098] 図10に示した積層コンデンサ63では、1組の第1および第2の内部電極30および31が、コンデンサ本体28における、実装面65に向く主面23側に片寄って位置している。

[0099] 図11に示した積層コンデンサ64では、1組の第1および第2の内部電極30および31が、コンデンサ本体28における、実装面65に向く主面23側に片寄って位置しているとともに、他の1組の第1および第2の内部電極30および31が、コンデンサ本体28の他方の主面22側に片寄って位置している。図11に示した積層コンデンサ64によれば、実装に際しての方向性を無くすことができる。

[0100] 以上の図9ないし図11に示した積層コンデンサ62ないし64によれば、最小電流ループを小さくすることができるが、このような最小電流ループを小さくするための少なく

とも1組の内部電極は、図示のような面対向するものに限らず、端縁同士が対向するものであってもよい。

[0101] 以上、この発明を、主として多端子コンデンサに関連して説明したが、この発明は、多端子コンデンサに限らず、一般的な構造の積層コンデンサに対しても適用することができる。

[0102] また、図示の実施形態では、内部電極30および31における引出し部36および39の各幅が容量形成部34および37ならびに端子接続部35および38の各幅より狭くされたが、引出し部の幅は、容量形成部の幅に等しくされても、端子接続部の幅に等しくされても、あるいは、容量形成部および端子接続部の各幅に等しくされてもよく、さらには、容量形成部の幅より広くされても、端子接続部の幅より広くされても、あるいは、容量形成部および端子接続部の各幅より広くされてもよい。

請求の範囲

[1] 互いに対向する2つの主面およびこれら主面間を連結する4つの側面を有する直方体状をなす積層構造を有するものであって、各々が前記主面の延びる方向に延びかつ積層された複数の誘電体層、および前記誘電体層間の特定の界面に沿って配置されかつ静電容量を形成するように互いに対向する少なくとも1組の第1および第2の内部電極を有する、コンデンサ本体と、

前記第1および第2の内部電極にそれぞれ電気的に接続されるように、前記コンデンサ本体の外表面上に形成される、第1および第2の外部端子電極とを備え、

前記第1および第2の内部電極の各々は、前記静電容量を形成するように機能する容量形成部、対応の前記外部端子電極に接続される部分となる端子接続部、および前記容量形成部と前記端子接続部とを連結する引出し部を備え、

前記内部電極の少なくとも1つについての前記引出し部は、その厚み方向に湾曲している、

積層コンデンサ。

[2] 前記内部電極の前記端子接続部に対応して積層方向に重なるように形成されているダミー電極をさらに備える、請求項1に記載の積層コンデンサ。

[3] 前記厚み方向に湾曲している引出し部は、その幅が前記容量形成部および前記端子接続部の各幅より狭い、請求項1に記載の積層コンデンサ。

[4] 前記厚み方向に湾曲している引出し部は、その厚みが前記容量形成部および前記端子接続部の各厚みより薄い、請求項1に記載の積層コンデンサ。

[5] 少なくとも1組の前記内部電極は、実装面に向く前記コンデンサ本体の主面側に片寄って位置している、請求項1に記載の積層コンデンサ。

[6] 前記第1および第2の外部端子電極は、前記コンデンサ本体の特定の前記側面に沿って交互に配置されている、請求項1に記載の積層コンデンサ。

[7] 互いに対向する2つの主面およびこれら主面間を連結する4つの側面を有する直方体状をなす積層構造を有するものであって、各々が前記主面の延びる方向に延びかつ積層された複数の誘電体層、および前記誘電体層間の特定の界面に沿って

配置されかつ静電容量を形成するように互いに対向する少なくとも1組の第1および第2の内部電極を有する、コンデンサ本体と、

前記第1および第2の内部電極にそれぞれ電気的に接続されるように、前記コンデンサ本体の外表面上に形成される、第1および第2の外部端子電極とを備え、

前記第1および第2の内部電極の各々は、前記静電容量を形成するように機能する容量形成部、対応の前記外部端子電極に接続される部分となる端子接続部、および前記容量形成部と前記端子接続部とを連結する引出し部を備え、

前記内部電極の少なくとも1つについての前記引出し部は、その厚み方向に湾曲している、積層コンデンサを製造する方法であって、

前記誘電体層となる複数のセラミックグリーンシートを用意する工程と、

前記セラミックグリーンシート上に、前記内部電極を形成する工程と、

前記セラミックグリーンシート上に、前記内部電極の前記端子接続部に重なるようにダミー電極を形成する工程と、

前記コンデンサ本体の生の状態のものを得るため、複数の前記セラミックグリーンシートを積層しつつプレスする工程と、

生の状態の前記コンデンサ本体を焼成する工程とを備え、

前記セラミックグリーンシートを積層しつつプレスする工程は、前記内部電極の前記容量形成部間および前記端子接続部と前記ダミー電極との間に位置する前記セラミックグリーンシートの一部を前記内部電極の前記引出し部が位置する側へと流動させるようにプレスし、それによって、前記引出し部を厚み方向に湾曲させる工程を含む、積層コンデンサの製造方法。

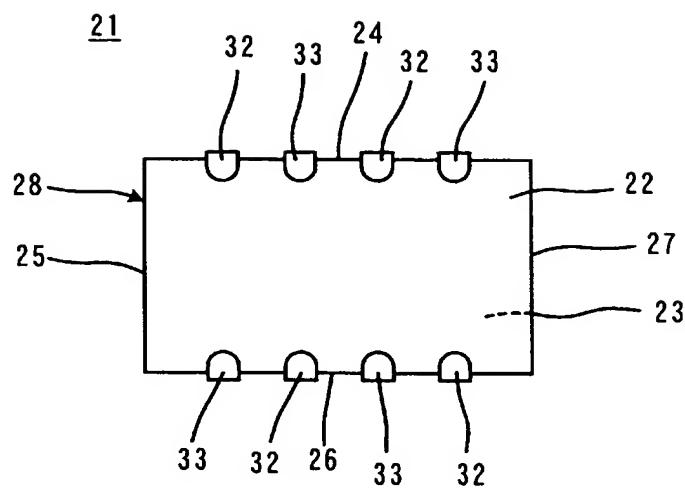
[8] 前記ダミー電極を形成する工程は、前記内部電極が形成されない前記セラミックグリーンシート上に前記ダミー電極を形成する工程を備え、

前記セラミックグリーンシートを積層しつつプレスする工程は、前記ダミー電極が形成されているが前記内部電極が形成されていない前記セラミックグリーンシートを積層しつつ予備的にプレスすることによって、前記ダミー電極の内側端縁を積層進行

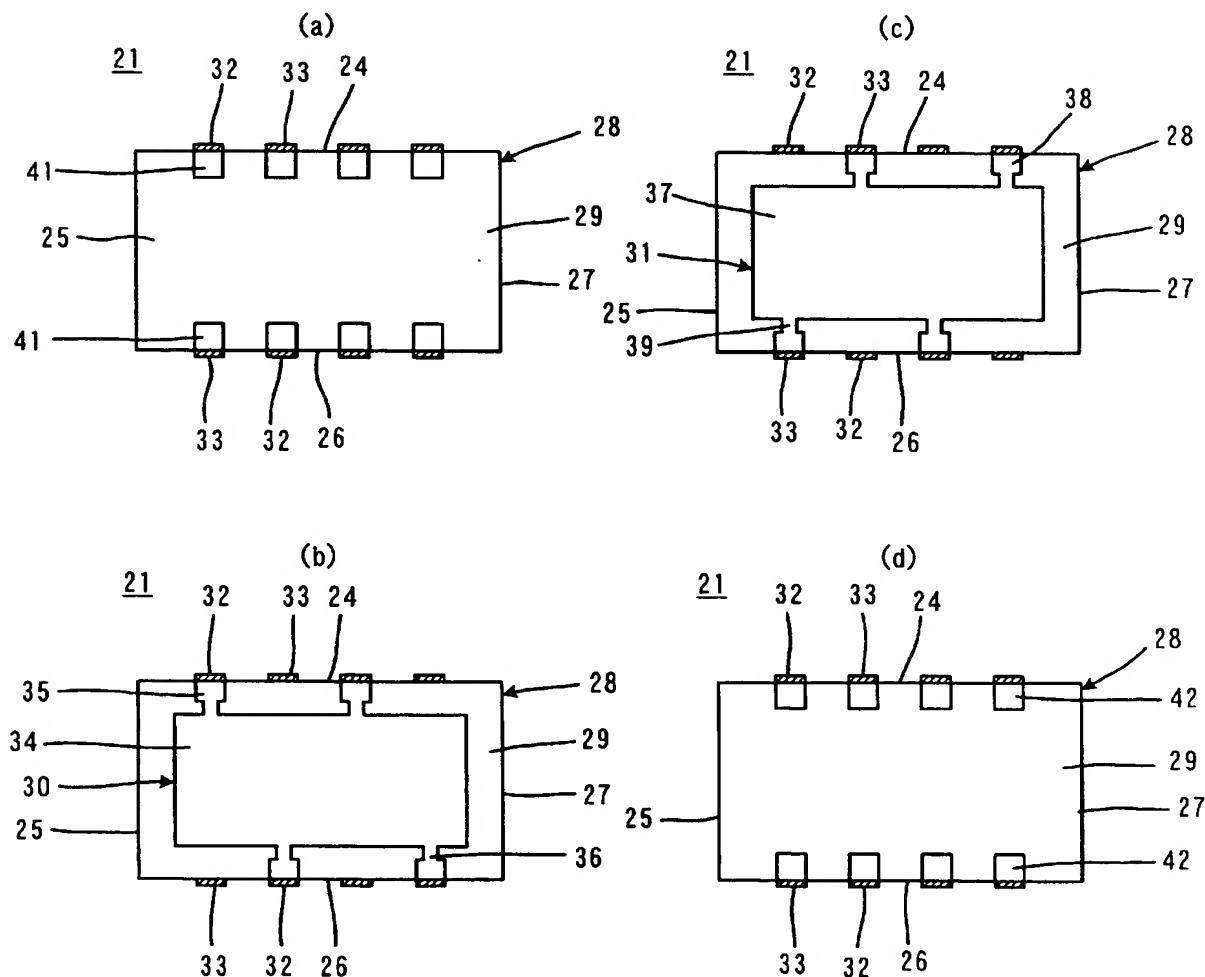
方向へ湾曲させる工程と、次いで、前記内部電極が形成されている前記セラミックグリーンシートを積層しつゝ予備的にプレスすることによって、前記ダミー電極の内側端縁の湾曲に沿うように、前記引出し部を厚み方向に湾曲させる工程とを備える、請求項7に記載の積層コンデンサの製造方法。

[9] 前記ダミー電極を形成する工程は、前記内部電極が形成される前記セラミックグリーンシート上に前記ダミー電極を形成する工程をさらに備える、請求項8に記載の積層コンデンサの製造方法。

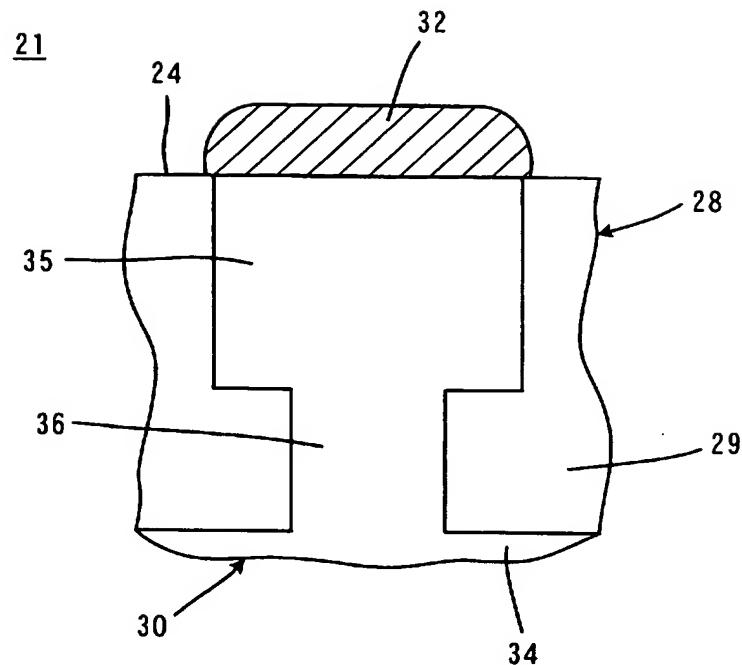
[図1]



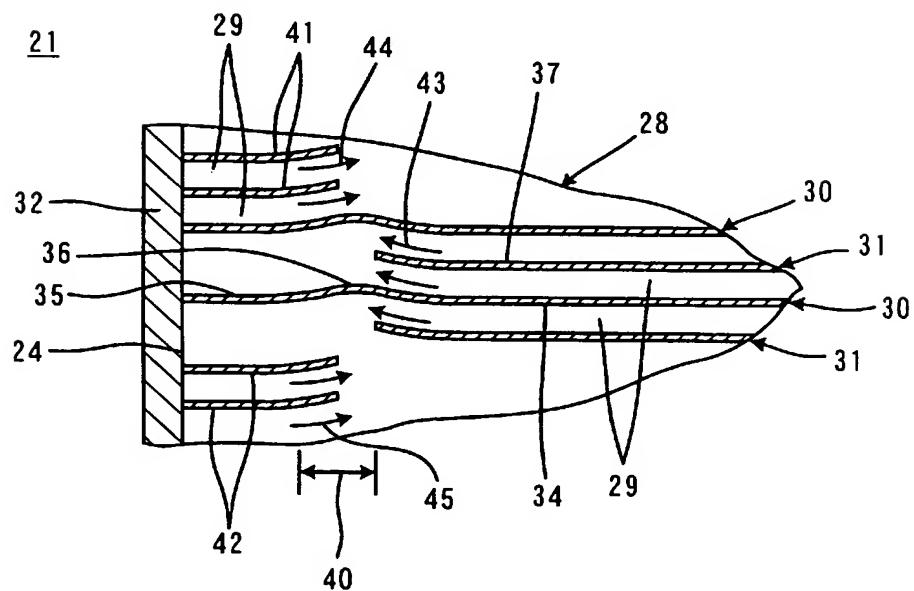
[図2]



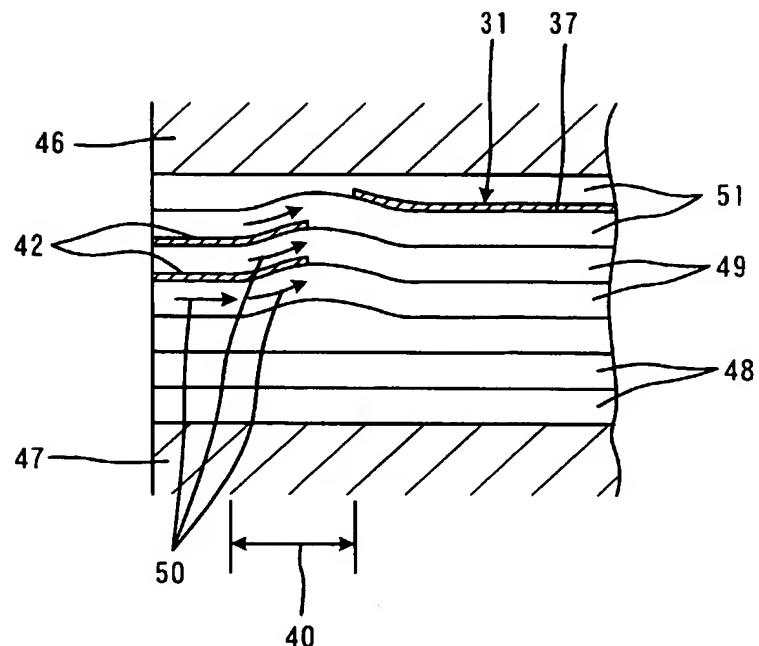
[図3]



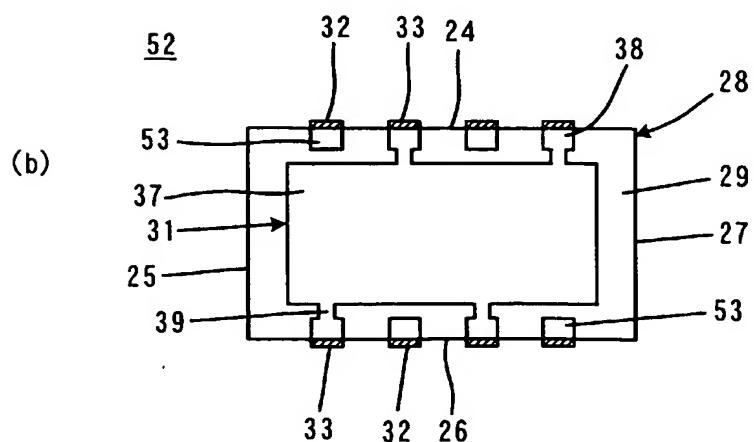
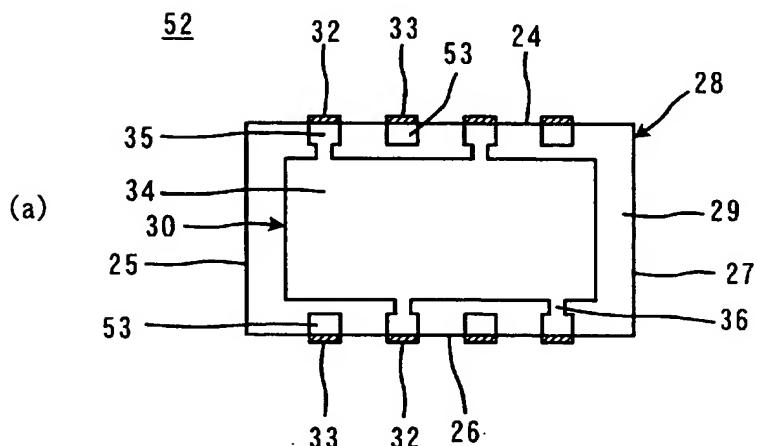
[図4]



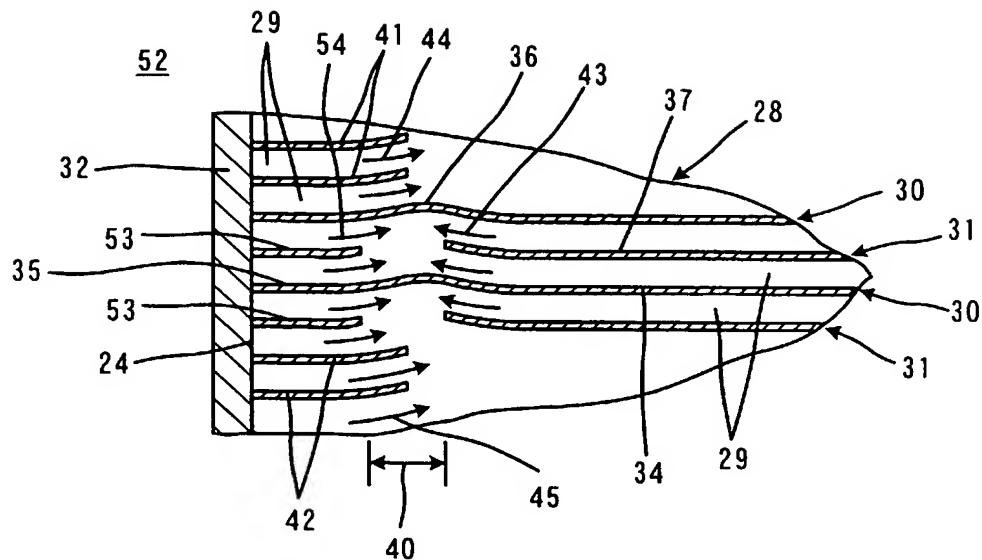
[図5]



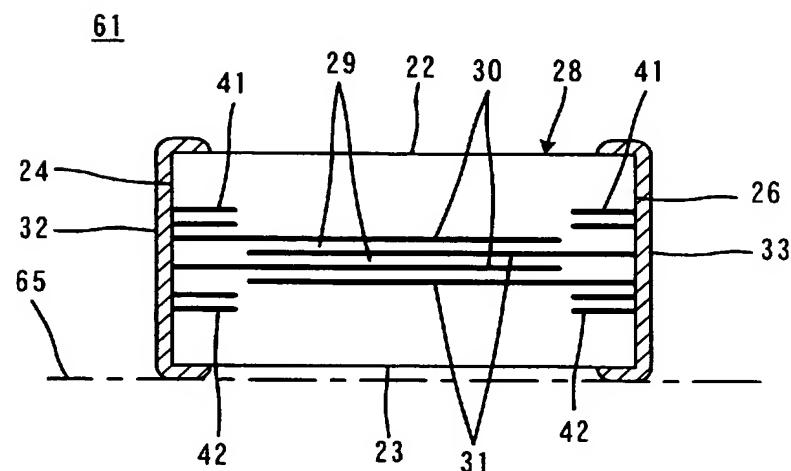
[図6]



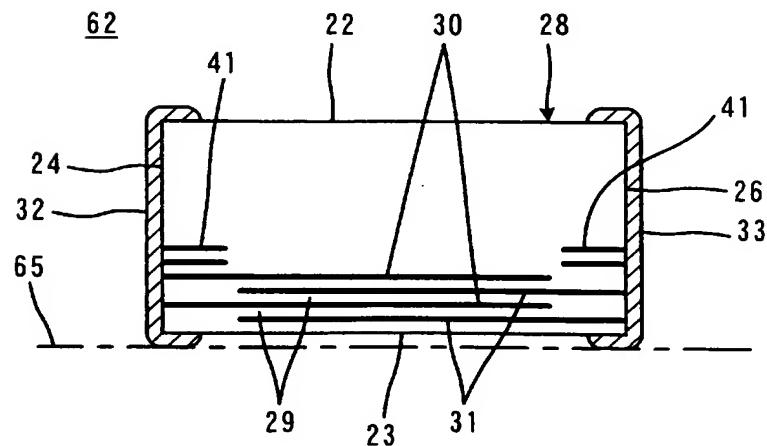
[図7]



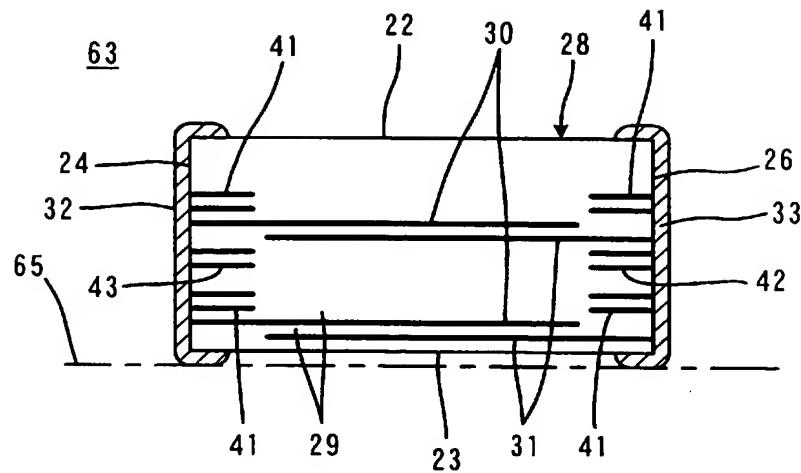
[図8]



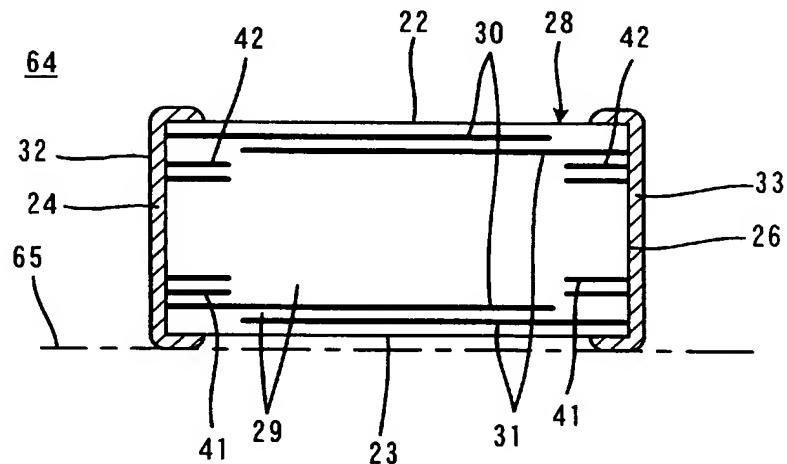
[図9]



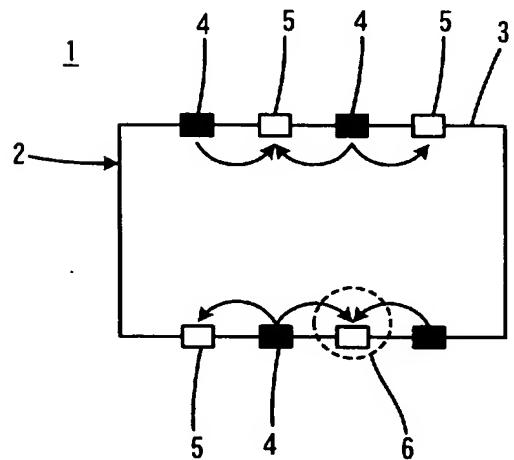
[図10]



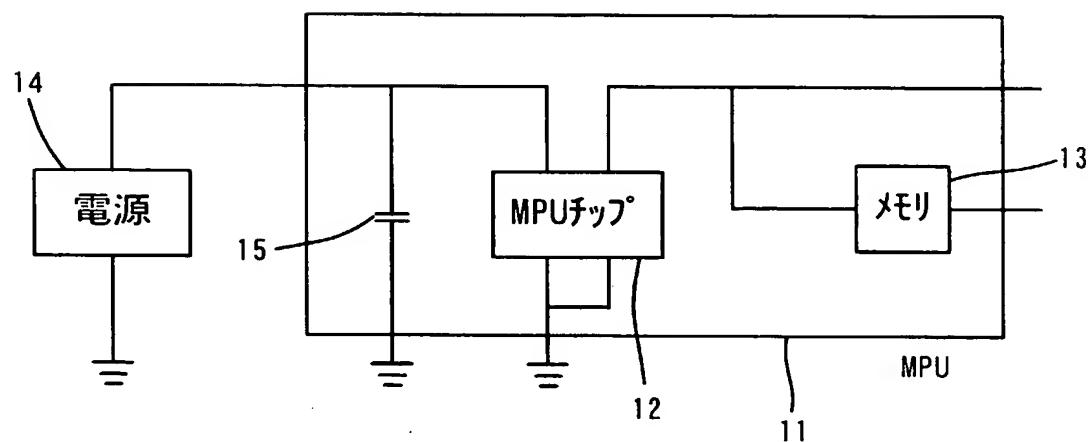
[図11]



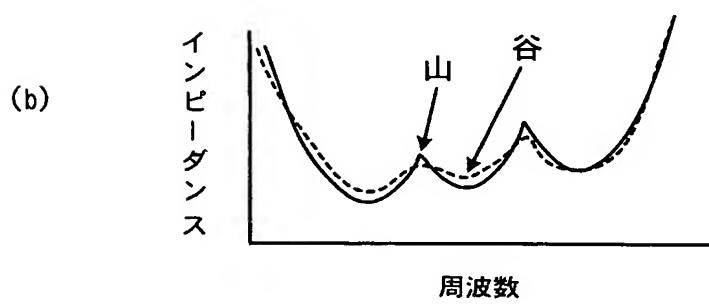
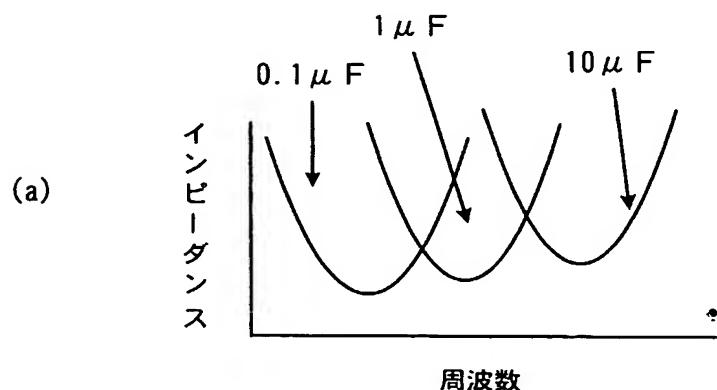
[図12]



[図13]



[図14]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/006939

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H01G4/12, H01G4/30

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H01G4/12, H01G4/30Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2005
Kokai Jitsuyo Shinan Koho 1971-2005 Toroku Jitsuyo Shinan Koho 1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2003-031435 A (TDK Corp.), 31 January, 2003 (31.01.03), Par. Nos. [0002] to [0013]; Figs. 1 to 5 & US 2003-11963 A1 & CN 1397965 A & TW 548668 B	1, 2, 4, 6, 7 3, 5, 8, 9
X	JP 2003-045740 A (Kyocera Corp.), 14 February, 2003 (14.02.03), Par. Nos. [0010] to [0047]; Figs. 1, 2 (Family: none)	1, 4 3, 5
X	JP 2001-155959 A (Kyocera Corp.), 08 June, 2001 (08.06.01), Par. Nos. [0002] to [0008]; Figs. 9 to 12 (Family: none)	1, 4 3, 5

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	
"A" document defining the general state of the art which is not considered to be of particular relevance	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"E" earlier application or patent but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"O" document referring to an oral disclosure, use, exhibition or other means	"&" document member of the same patent family
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
27 June, 2005 (27.06.05)Date of mailing of the international search report
19 July, 2005 (19.07.05)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/006939

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 63-036677 Y2 (Murata Mfg. Co., Ltd.), 28 September, 1988 (28.09.88), Column 2, line 13 to column 4, line 43; Figs. 3, 4 (Family: none)	3
Y	JP 2001-028318 A (Murata Mfg. Co., Ltd.), 30 January, 2001 (30.01.01), Par. No. [0095] & US 6331930 B1 & DE 10022678 A & TW 513732 B	5
Y	JP 11-312623 A (Kyocera Corp.), 09 November, 1999 (09.11.99), Par. Nos. [0002] to [0013]; Figs. 5, 6 (Family: none)	8, 9

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int.Cl. H01G4/12, H01G4/30

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
Int.Cl. H01G4/12, H01G4/30

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 2003-031435 A (ティーディーケイ株式会社) 2003. 01. 31, 段落【0002】-【0013】、図1-5	1, 2, 4, 6, 7
Y	& US 2003-11963 A1 & CN 1397965 A & TW 548668 B	3, 5, 8, 9
X	JP 2003-045740 A (京セラ株式会社) 2003. 02. 14,	1, 4
Y	段落【0010】-【0047】、図1、2 (ファミリーなし)	3, 5
X	JP 2001-155959 A (京セラ株式会社) 2001. 06. 08;	1, 4
Y	段落【0002】-【0008】、図9-12 (ファミリーなし)	3, 5

■ C欄の続きにも文献が列挙されている。

□ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

27. 06. 2005

国際調査報告の発送日

19. 7. 2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

岸本 泰広

5R 3387

電話番号 03-3581-1101 内線 3565

C (続き) 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 63-036677 Y2 (株式会社村田製作所) 1988. 09. 28, 第2欄第13行-第4欄第43行, 図3、4 (ファミリーなし)	3
Y	JP 2001-028318 A (株式会社村田製作所) 2001. 01. 30, 段落【0095】 & US 6331930 B1 & DE 10022678 A & TW 513732 B	5
Y	JP 11-312623 A (京セラ株式会社) 1999. 11. 09, 段落【0002】-【0013】図5、6 (ファミリーなし)	8, 9